

Patent Abstracts of Japan

PUBLICATION NUMBER : 01008897
 PUBLICATION DATE : 12-01-89

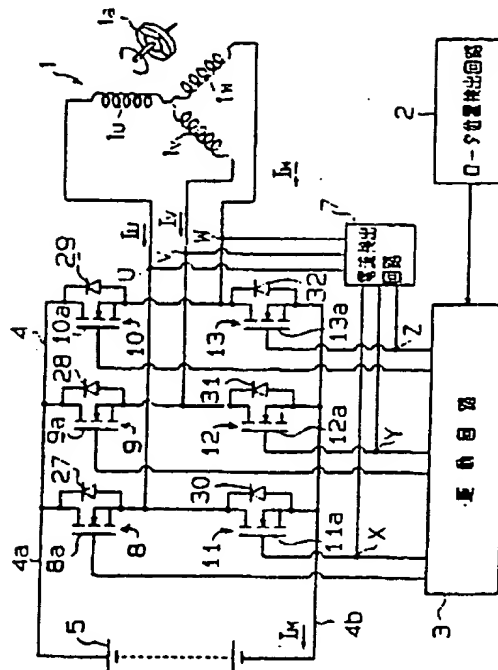
APPLICATION DATE : 29-06-87
 APPLICATION NUMBER : 62163239

APPLICANT : NIPPON DENSO CO LTD;

INVENTOR : SUZUKI KOJI;

INT.CL. : H02P 7/63 H02H 7/08 H02M 7/537

TITLE : CONTROLLER FOR SYNCHRONOUS MOTOR



ABSTRACT : PURPOSE: To detect current with minimum loss through a very simple structure, by detecting conduction voltage of MOSFET in a power inverter and outputting the detected value as a motor current value.

CONSTITUTION: A drive circuit 3 outputs gate signals to gate terminals 8a~13a of respective MOSFET 8~13 in a power inverter 4 on the basis of a position detection signal SG1 fed from a rotor position detecting circuit 2 and makes ON/OFF control of respective MOSFETs 8~13. A current detection circuit 7 is connected to gate terminals 11a~13a of MOSFETs 11~13 in the power inverter 4 and respective windings IU, IV, IW. Conduction voltage of MOSFET is detected and the detected value is outputted as a motor current value.

COPYRIGHT: (C) JPO

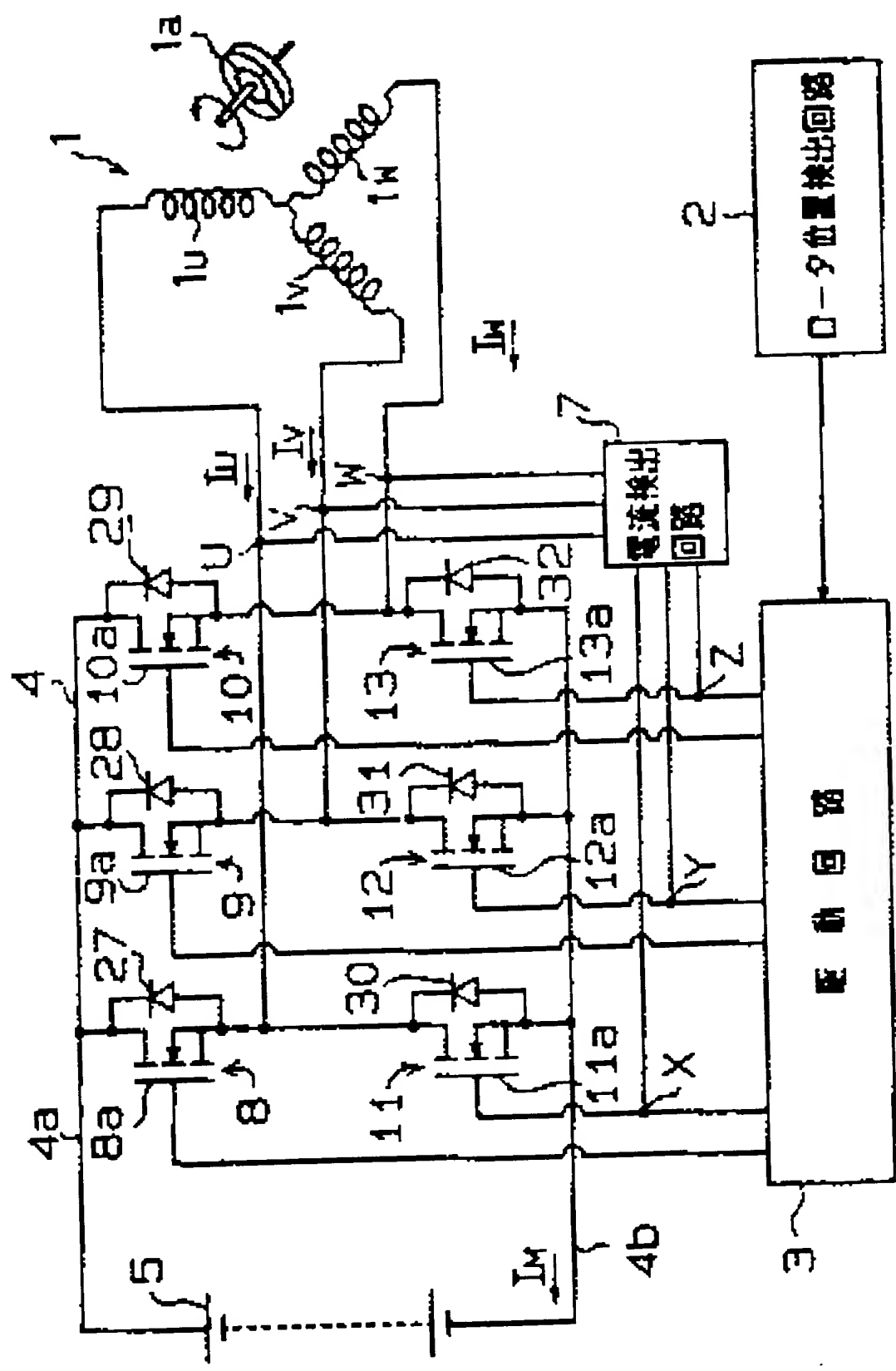
CONTROLLER FOR SYNCHRONOUS MOTOR

Patent Number: JP1008897
Publication date: 1989-01-12
Inventor(s): SUZUKI KOJI
Applicant(s):: NIPPON DENSO CO LTD
Requested Patent: ☐ JP1008897
Application Number: JP19870163239 19870629
Priority Number(s):
IPC Classification: H02P7/63 ; H02H7/08 ; H02M7/537
EC Classification:
Equivalents:

Abstract

PURPOSE: To detect current with minimum loss thorough a very simple structure, by detecting conduction voltage of MOSFET in a power inverter and outputing the detected value as a motor current value.
CONSTITUTION: A drive circuit 3 outputs gate signals to gate terminals 8a-13a of respective MOSFET 8-13 in a power inverter 4 on the basis of a position detection signal SG1 fed from a rotor position detecting circuit 2 and makes ON/OFF control of respective MOSFETs 8-13. A current detection circuit 7 is connected to gate terminals 11a-13a of MOSFETs 11-13 in the power inverter 4 and respective windings IU, IV, IW. Conduction voltage of MOSFET is detected and the detected value is outputed as a motor current value.

Data supplied from the esp@cenet database - I2



⑩ 日本国特許庁 (J P)
⑫ 公開特許公報 (A)
⑪ 特許出願公開
昭64-8897

⑬ 公開 昭和64年(1989)1月12日

⑭ Int. Cl.

H 02 P 7/63
H 02 H 7/08
H 02 M 7/537

識別記号
3 0 3

庁内整理番号
V-7531-5H
H-6846-5G
E-7531-5H

審査請求 未請求 発明の数 1 (全7頁)

⑮ 発明の名称 同期モータ制御装置
⑯ 特 願 昭62-163239
⑰ 出 願 昭62(1987)6月29日
愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内
愛知県刈谷市昭和町1丁目1番地

⑱ 発 明 者 鈴木 宏 司
⑲ 出 願 人 日本電装株式会社
⑳ 代 理 人 弁理士 恩田 博宣

明 細 書

1. 発明の名称
同期モータ制御装置

2. 特許請求の範囲

1 同期モータと、
前記同期モータのロータの回転位置を検出する
回転位置検出手段と、
前記同期モータの固定子側の各相の巻線に直流
を交流に変換して出力し回転磁界を形成する複数
個の MOSFET よりなる逆変換回路と、
前記回転位置検出手段からの位置検出信号に基
づいて逆変換回路の各 MOSFET を導通制御し
て前記各相の巻線を通電制御し前記同期モータを
回転制御する制御手段と、
前記逆変換回路の少なくとも1つの MOSFET
の導通電圧を検出し、その検出値をモータ電流
値として出力する電流検出手段と、
電流検出手段からの検出値と予め定めた基準値
とを比較し、検出値が基準値以上のとき過電流と
判断する比較手段と、

前記比較手段が過電流と判断したとき前記逆変
換回路の MOSFET を非導通にする遮断手段と
を備えた同期モータ制御装置。

2 前記逆変換回路の MOSFET は、固定子
側の各相の巻線に対してブリッジに接続されたも
のであり、制御手段は MOSFET のゲート端子
にゲート信号を出力するものである特許請求の範
囲第1項に記載の同期モータ制御装置。

3 前記逆変換回路の MOSFET は、固定子
側の各相の巻線に対してフルブリッジに接続され
たものであり、又、前記電流検出手段は抵抗と前
記 MOSFET と前記巻線間にカソード端子が接
続され、アノード端子が前記抵抗を介し定電圧電
源に接続された検出用ダイオードとから構成され、
アノード端子の電圧を MOSFET の通電電圧と
して検出するものであり、更に、前記遮断手段は
前記制御手段から MOSFET に出力されるゲー
ト信号を無効化するものである特許請求の範囲第
1項に記載の同期モータ制御装置。

4 前記電流検出手段は固定子側の各相巻線に

対してフルブリッジに接続されたMOSFETの下側アームの各MOSFETの通電電圧を検出するものであり、前記遮断手段は前記下側アームの各MOSFET若しくは上側アームの各MOSFETに出力されるゲート信号を無効化するものである特許請求の範囲第3項に記載の同期モータ制御装置。

5 前記遮断手段はトランジスタと遮断用ダイオードとからなり、比較手段が過電流と判断した時、トランジスタが導通しMOSFETのゲート端子をゼロ電位にするものであり、電流検出手段はリセット用ダイオードを備え、そのリセット用ダイオードを検出用ダイオードのアノード端子と前記トランジスタのコレクタ端子間に接続させたものである特許請求の範囲第3項又は第4項に記載の同期モータ制御装置。

6 前記同期モータはブラシレスモータである特許請求の範囲第1項に記載の同期モータ制御装置。

3. 発明の詳細な説明

動回路3がブラシレスモータ1の固定子側の各相の巻線1u, 1v, 1wに対してフルブリッジに接続されたバイポーラトランジスタTr1~Tr6からなる逆変換回路4に制御信号を出力し各トランジスタTr1~Tr6をオン・オフ制御してバッテリー5の直流電源を交流変換し各相の巻線1u, 1v, 1wに出力して固定子側に回転磁界を形成することによってブラシレスモータ1を駆動制御させている。

一方、このモータ1の起動時において一時的に大きな負荷電流が流れるため、逆変換回路4のトランジスタTr1~Tr6は定格電流の大きなものを使用する必要がある。しかし、これらのトランジスタTr1~Tr6としては一般には定常の負荷電流に見合った小さな電流定格のものを使用し、過電流時にはトランジスタTr1~Tr6をオフさせることでこれらを保護している。

そこで、この負荷電流の検出方法としてバッテリー5のプラス端子又はマイナス端子に直列にシャント抵抗6を接続しその抵抗6に流れる電流を電

発明の目的

(産業上の利用分野)

この発明は同期モータ制御装置に係り、詳しくは同期モータの電流を検出し、その検出電流に基づいて駆動電流を制御する制御装置に関するものである。

(従来の技術)

近年、同期モータ、例えばブラシレスモータは直流モータより低ノイズ、低騒音及びメンテナンスフリーの点で優れていることから、VTR、オーディオ機器、エアコン用モータ及びファンモータ等に直流モータに代わって広く採用されている。特に、自動車用として種々の直流モータがある中で上記長所を生かしてフューエルポンプ、ファンモータ用等にブラシレスモータが採用されつつあり、その研究が進んでいる。

このブラシレスモータを駆動制御する制御装置にあつては、例えば第5図に示すようにブラシレスモータ1のロータ1aの回転位置を検出するロータ位置検出回路2からの位置信号に基づいて駆

動検出回路7にて検出するようになっている。そして、電流検出回路7からの検出信号を駆動回路3に出力し、過電流を検出した時、その検出信号に基づいてトランジスタTr1~Tr6をオフさせている。

(発明が解決しようとする問題点)

しかしながら、この検出方法においてはバッテリー5に対してシャント抵抗6を接続していることから、同抵抗6による電圧降下があり、この電圧降下による損失によりブラシレスモータ1の高速回転化及び高効率化を図る上で問題があった。

又、特開昭59-35585号に記載されたホール素子等の非接触センサを利用して非接触で電流検出を行うことも考えられるが、これらセンサの実装が困難であるとともに、コスト的に問題があった。

この発明の目的は上記問題点を解消すべく、従来とは全く異なる非常に簡単な構成でかつ損失を最少限に抑えて電流検出を行うことができ、しかも、正確に電流検出を行い過電流に対する電流制

限制御を確実に行うことができる制御装置を提供することにある。

発明の構成

(問題点を解決するための手段)

この発明は上記目的を達成すべく、同期モータと、前記同期モータのロータの回転位置を検出する回転位置検出手段と、前記同期モータの固定子側の各相の巻線に直流を交流に変換して出力し回転磁界を形成する複数個のMOSFETよりなる逆変換回路と、前記回転位置検出手段からの位置検出信号に基づいて逆変換回路の各MOSFETを導通制御して前記各相の巻線を通電制御し前記同期モータを回転制御する制御手段と、前記逆変換回路の少なくとも1つのMOSFETの導通電圧を検出し、その検出値をモータ電流値として出力する電流検出手段と、電流検出手段からの検出値と予め定めた基準値とを比較し、検出値が基準値以上のとき過電流と判断する比較手段と、前記比較手段が過電流と判断したとき前記逆変換回路のMOSFETを非導通にする遮断手段とを備え

直流電源を交流変換する逆変換回路4が構成されている。各MOSFET 8～13にはダイオード27～32がバッテリー5に対して逆バイアスとなるように並列に接続されている。

各MOSFET 8～13のゲート端子8a～13aは制御手段としての駆動回路3に接続され、この駆動回路3には前記ブラシレスモータ1のロータ1aの回転位置を検出する回転位置検出手段としてのロータ位置検出回路2が接続されている。そして、前記駆動回路3はロータ位置検出回路2からの位置検出信号SG1に基づいて逆変換回路4の各MOSFET 8～13のゲート端子8a～13aにゲート信号を出力して各MOSFET 8～13をオン・オフ制御し、交流電圧を各相の巻線1u、1v、1wに出力して固定子側に回転磁界を形成することによってロータ1aを回転制御するようになっている。

前記各巻線1u、1v、1w及び逆変換回路4のMOSFET 11～13のゲート端子11a～13aには電流検出回路7が接続されている。

た同期モータ制御装置をその要旨とするものである。

(作用)

電流検出手段は逆変換回路のMOSFETの導通電圧を検出し、その検出値をモータ電流値として出力することから、電流検出のための電圧降下は非常に小さく、又非常に簡単な回路構成で実現可能となる。しかも、遮断手段は比較手段が電流検出手段からの検出値と予め定めた基準値とを比較し過電流と判断した時、逆変換回路のMOSFETを非導通にすることから、過電流に対する電流制限制御が確実に行われる。

(実施例)

以下、この発明を具体化した一実施例を第1～3図について説明する。

第1図に示すように、同期モータとしてのブラシレスモータ1の固定子側の各巻線1u、1v、1wにはエンハンスメント形のnチャネルMOSFET 8～13がフルブリッジに接続されており、これらMOSFET 8～13によりバッテリー5の

次に、この電流検出回路7を第2図に基づいて詳細に説明すると、逆変換回路4の上下アーム4a、4bの各MOSFET 8～13と各巻線1u、1v、1wとの間において、検出用ダイオード15～17のカソード端子が接続点U、V、Wにて接続され、各検出用ダイオード15～17のアノード端子は定電圧電源Vccに接続された抵抗14に対して接続点Aにて接続されている。これら検出用ダイオード15～17と抵抗14とにより電流検出手段が構成され、定電圧電源Vccから抵抗14、各検出用ダイオード15～17を介してMOSFET 11～13にバイアス電流I_bが流れることにより、接続点Aには下記の式①に示すように回路電流I_mに相当する電圧と、検出用ダイオード15～17の電圧降下との和の電圧が現れる。

$$V_A = I_m * R_{Ds} + V_P \quad \dots \textcircled{1}$$

I_m : バッテリー5に流入する回路電流

R_{Ds} : MOSFET 11～13のオン抵抗

V_P : ダイオード15～17の電圧降下

比較手段としての比較器18の非反転入力端子18aには前記各検出用タイオ-F15~17の7ノ-F端子が接続されており、前記接続点Aに現れた電圧V_Aが入力されるようになっている。比較器18の反転入力端子18bには接続点Bにて基準電圧設定用の抵抗19、20が接続され、同反転入力端子18bには定電圧電源V_{cc}を両極に圧して分圧した基準電圧V_Bが印加されるようになっている。そして、比較器18は電圧V_A>基準電圧V_Bとなると、出力端子18cからの出力を“0”から“1”に反転し、過電流状態と判断するようになっている。

一方、下側7- μ 4bの各MOSFET11~13のゲート端子11a~13aには、遮断用タイオ-F21~23の7ノ-F端子が第1図に示す接続点X、Y、Zにて接続されている。又、前記比較器18の出力端子18cには抵抗24を介してトラジスタ25が接続され、このトラジスタ25のコレクタ端子に前記遮断用タイオ-F21~23のカノ-F端子が接続されている。こ

れらの電圧V_Aは電圧V_Bより大きくなると、比較器18の出力端子18cからの出力は“0”から“1”に反転し、これによりトラジスタ25を介して放電される。23及びトラジスタ25を介して放電されるため、ゲート端子12aがゼロ電位となり、MOSFET12はオフされて過電流から保護される。このとき、巻線14、15にはそれらのインダ

クタ25とにより遮断手段が構成されていて、トラジスタ25の出力が“1”となった時、トラジスタ25が導通し各MOSFET11~13のゲート端子11a~13aを短絡させて前記駆動回路3から出力されるゲート信号を無効化するようになっている。即ち、各ゲート11a~13aの電位をゼロ電位にし、各MOSFET11~13をオフして過電流から各MOSFET8~13を保護するようになっている。

又、前記検出用タイオ-F15~17と前記トラジスタ25との間にはリセット用タイオ-F26が設けられ、その7ノ-F端子を前記検出用タイオ-F15~17の7ノ-F端子に、又カノ-F端子を前記トラジスタ25のコレクタ端子に接続している。このリセット用タイオ-F26は比較器18によって回路電流が過電流と判断された時、トラジスタ25のオン動作時に於いて接続点Aを強制的に低い電圧(“0V”)に降下させて比較器18の出力を“1”から“0”にリセ

ットするようになっている。

次に上記のように構成したモ-ク制御装置の作用について説明する。

さて、このモ-クを起動させると、ロータ1aの位置がロータ位置検出回路2により検出され、この位置検出信号SG1が駆動回路3から各MOSFET8~13のゲート端子8a~13aの3aにゲート信号が出力され、上側7- μ 4aのMOSFET8~10及び下側7- μ 4bのMOSFET11~13のそれぞれ1つのみが順次オンされる。これにより、トラジスタモ-ク1の各巻線14、15、17には第3図(a)~(c)に示すような線電流14、15、17が流れ、逆変換回路4には第3図(d)に示すような回路電流14が流れる。これらの線電流14、15、17によって固

定子側に最適な回転磁界が形成され、ロータ1aが回転制御される。

一方、電流検出回路7の定電圧電源V_{cc}から抵

するとともに、各巻線1u、1v、1wに検出用ダイオードF15~17及び抵抗14を接続し、検出用ダイオードF15~17と抵抗14のみの非常な簡単な構成でMOSFET11~13の電流検出を行うことができる。

又、逆変換回路4にオン抵抗が小さいMOSFET8~13を配設したので、従来のショット抵抗を用いた電流検出装置とは異なり、電流検出に伴う電圧降下を非常に小さくでき、トランスモータ1の高速回転化、高効率化を向上することができる。

なお、前記実施例では3相全波制御の逆変換回路4を備えたモータ制御装置に実施したが、例えば第4図に示すようにモータを4つの巻線1u、1v、1w、11を備えたものとし、4相半波制御の逆変換回路33を備えたモータ制御装置に実施してもよい。又、前記実施例では下側7-1a、bの各MOSFET11~13のゲート端子12a~13aに順に実施してもよい。

4. 図面の簡単な説明

第1図はこの発明を具体化したモータ制御装置の一実施例を示す電気回路図、第2図は電流検出回路を示す電気回路図、第3図(a)~(c)は第1図の動作説明図、第4図は逆変換回路の別例を示す電気回路図、第5図は従来のモータ制御装置の一実施例を示す電気回路図である。

図中、1は同期モータとしてのトランスモータ、1aはロータ、1u、1v、1wは巻線、2は回転位置検出手段としてのロータ位置検出回路、3は制御手段としての駆動回路、4は逆変換回路、8~13はMOSFET、14は電流検出手段を構成する抵抗、15~17は同じく検出用ダイオード、18は比較手段としての比較器、21~23は遮断手段を構成する遮断用ダイオード、25は同じくトランスである。

特許出願人 日本電装株式会社

トランスにより巻線1v側が高くなるように逆起電圧が発生し、この逆起電圧によりMOSFET8-巻線1u-巻線1v-MOSFET9のダイオードF28の順に循環電流が流れる。そして、その時のMOSFET12のFレイト・ソース間はほぼバツリ5の電圧となるので、接続点Aの電圧 $V_A = V_{cc} > 基座電圧V_B$ の関係が維持されるが、接続点Aの電圧 V_A はリセット用ダイオード26を介して強制的に低い電圧(0V)に降下されるため、電圧 V_A が基座電圧 V_B 以下となつて比較器18の出力は“1”から“0”にリセットされる。これにより、トランス25がオフされため、ゲート端子12aは短絡されないうめ、次に駆動回路3からゲート端子12aにゲート信号が出力されるとMOSFET12がオンし、次の過電流に対処することができ、電流検出及び過電流に対する電流制限制御を確実に行うことができる。

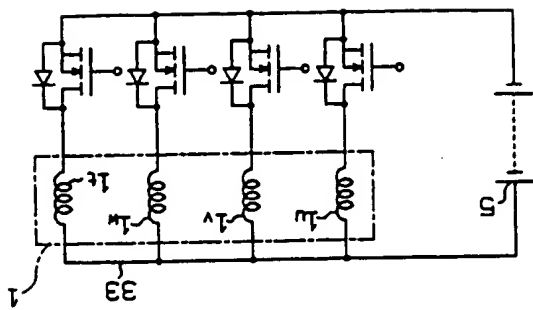
このように、本実施例においては逆変換回路4にオン抵抗が小さいMOSFET8~13を配設

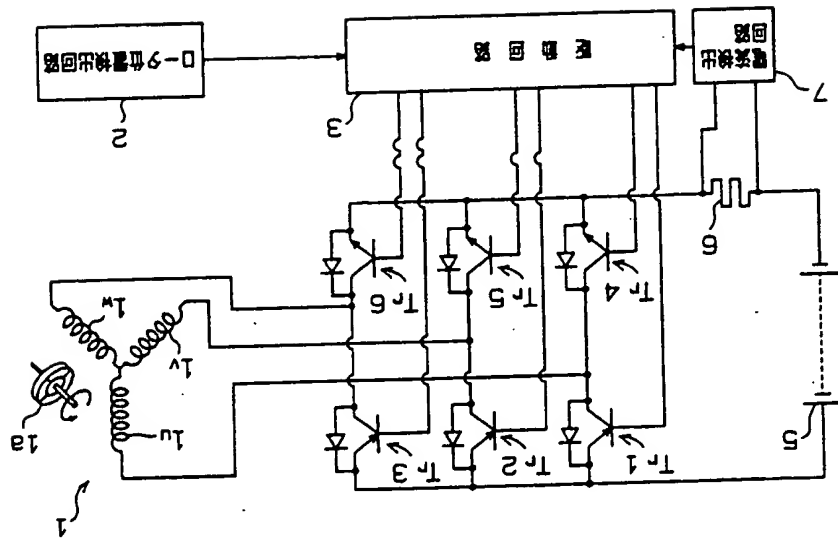
入力されるゲート信号を無効化して各MOSFET11~13を非導通にするようにしたが、上側7-1a、bの各MOSFET8~10のゲート端子8a~10aに遮断用ダイオードF21~23を接続し、各ゲート端子8a~10aに入力されるゲート信号を無効化して各MOSFET8~10を非導通にするようにしてもよい。この場合にはリセット用ダイオードF26を短絡すればよい。即ち、下側7-1a、bの各MOSFET11~13はオンしたままとなるので、接続点Aの電圧 V_A は回路電流 I_M に対応して降下し、上側7-1a、bの各MOSFET8~10のオフ時において電圧 $V_A < 基座電圧V_B$ となるので接続点Aの電圧を強制的に降下させる必要がないためである。

さらに、前記実施例ではトランスモータの制御装置に実施したが、これ以外の同期モータの制御装置に実施してもよい。

発明の効果

以上詳述したように、この発明によれば従来とは全く異なる非常に簡単な構成でかつ損失を最少





第 5 図